

BEST AVAILABLE COPY**PATENT ABSTRACTS OF JAPAN**

(11)Publication number : 2000-108355

(43)Date of publication of application : 18.04.2000

(51)Int.Cl.

B41J 2/05

B41J 2/16

(21)Application number : 10-283643

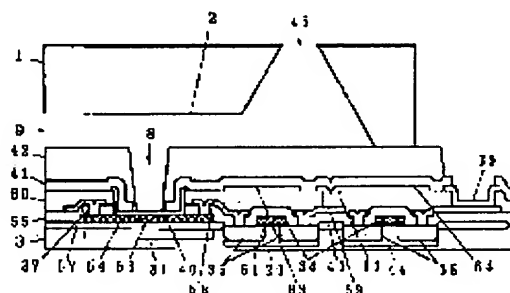
(71)Applicant : FUJI XEROX CO LTD

(22)Date of filing : 06.10.1998

(72)Inventor : FUKUKAWA ATSUSHI
MURATA MICHIAKI
TAKEUCHI TAKAYUKI**(54) LIQUID JET RECORDING DEVICE AND ITS PRODUCTION****(57)Abstract:**

PROBLEM TO BE SOLVED: To enhance the quality of a recording image by letting fly uniform liquid droplets from each heating resistor by forming a gate electrode and the heating resistor from polycrystal Si at the same time and suppressing the voltage drop in a power supply wiring.

SOLUTION: A drive element 21 or a logic circuit part 44 is formed on an Si substrate becoming a heater substrate 3 and, at this time, a heating resistor part 31 is formed from polycrystal Si along with a gate electrode. After a first interlaminar insulating film 55 and a contact hole 37 are formed, a first metal wiring layer is formed to form a folded-back wiring 57 folded back from one end of the heating resistor part 31, an individual electrode 58 and a metal wiring 59. Thereafter, a second interlaminar insulating film 60 is formed and, after a VIA opening 61 is formed, a power supply wiring 63 and an earth electrode wiring 64 are formed as a second metal wiring layer. Thereafter, a heater pit 8 is formed by dry etching and a liquid-resistant layer 40, a surface protective film 41 and a resin layer 42 are formed.

**LEGAL STATUS**

[Date of request for examination]

23.08.2002

[Date of sending the examiner's decision of
rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number] 3584752

[Date of registration] 13.08.2004

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開2000-108355

(P2000-108355A)

(43) 公開日 平成12年4月18日 (2000.4.18)

(51) Int.Cl. ⁷	識別記号	F I	キーワード (参考)
B 4 1 J 2/05		B 4 1 J 3/04	1 0 3 B 2 C 0 5 7
2/16			1 0 3 H

審査請求 未請求 請求項の数 4 O L (全 10 頁)

(21) 出願番号 特願平10-283643

(22) 出願日 平成10年10月6日 (1998.10.6)

(71) 出願人 000005496

富士ゼロックス株式会社

東京都港区赤坂二丁目17番22号

(72) 発明者 堀川 敦

神奈川県海老名市本郷2274番地 富士ゼロックス株式会社内

(72) 発明者 村田 道昭

神奈川県海老名市本郷2274番地 富士ゼロックス株式会社内

(74) 代理人 100101948

弁理士 柳澤 正夫

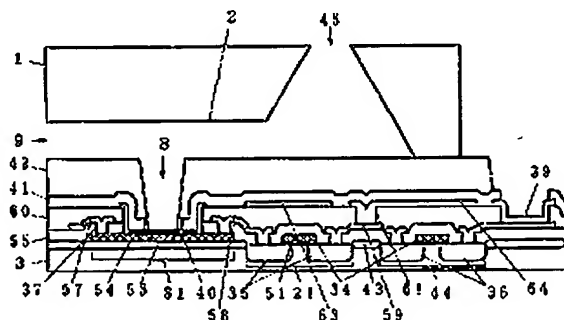
最終頁に続く

(54) 【発明の名称】 液体噴射記録装置およびその製造方法

(57) 【要約】

【課題】 ゲート電極と発熱抵抗体とを多結晶Siで同時に形成すると共に、電源配線での電圧降下を抑制し、各発熱抵抗体から均一な液滴を飛翔させ、記録画像の画質の向上を図った液体噴射記録装置を提供する。

【解決手段】 ヒーター基板3となるSi基板上に駆動素子21やロジック回路部44を形成し、その際にこれらのゲート電極とともに発熱抵抗体部31を多結晶Siにて形成する。第1の層間絶縁膜55を成膜、コンタクトホール37を形成後、第1の金属配線層を形成して発熱抵抗体部31の一端から折り返した折り返し配線57、および個別電極58、金属配線59を形成する。その後、第2の層間絶縁膜60を成膜し、VIA開口61を形成後、第2の金属配線層として、電源配線63および接地電極配線64を形成する。その後、ヒータービット8をドライエッチングで形成し、耐液体層40、表面保護膜41、樹脂層42を形成する。



(2)

特開2000-108355

1

2

【特許請求の範囲】

【請求項1】 基板上に列状に発熱抵抗体が形成されるとともに該発熱抵抗体を駆動する駆動素子が形成され、さらに第1の層間絶縁層、第1の金属配線層、第2の層間絶縁層、第2の金属配線層がこの順で積層されており、前記発熱抵抗体の一方の端に前記第1の層間絶縁層に開口されたスルーホールを介して前記第1の金属配線層と接続されるとともに該第1の金属配線層は隣接する前記発熱抵抗体の間を通過して折り返され前記第2の層間絶縁層に開口したスルーホールを介して前記第2の金属配線層で形成された電源配線に接続され、前記発熱抵抗体の他端には前記第1の層間絶縁層に開口したスルーホールを介して前記第1の金属配線層と接続されるとともに該第1の金属配線層により前記駆動素子の一端に接続され、前記駆動素子の他端に接続された前記第1の金属配線層は前記第2の層間絶縁層に開口したスルーホールを介して前記第2の金属配線層で形成された接地電極配線に接続されていることを特徴とする液体噴射記録装置。

【請求項2】 前記発熱抵抗体は多結晶Siであること
を特徴とする請求項1に記載の液体噴射記録装置。

【請求項3】 基板上に列状に発熱抵抗体を形成するとともに該発熱抵抗体を駆動する駆動素子を形成した後、第1の層間絶縁層を形成し、前記発熱抵抗体の両端および前記駆動素子の接続端に接続口となるスルーホールを前記第1の層間絶縁層に形成し、前記スルーホールを介して前記発熱抵抗体と接続する配線を少なくとも形成する第1の金属配線層を形成し、続いて第2の層間絶縁層を形成するとともに第1の金属配線層と第2の金属配線層を接続するスルーホールを形成し、さらに電源配線および接地電極配線を含む第2の金属配線層を形成し、その後ホトリソグラフィ法とドライエッチング法を用いて前記発熱抵抗体の上を開孔することによりヒータ部を形成し、該ヒータ部に前液体層を形成し、前記第2の金属配線層の保護膜、樹脂膜を順次形成することを特徴とする液体噴射記録装置の製造方法。

【請求項4】 前記発熱抵抗体として多結晶Siを用いることを特徴とする請求項3に記載の液体噴射記録装置の製造方法。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】本発明は、液体流路内に保持された液体に熱エネルギーを印加し、液体中に発生する気泡の成長時の圧力により液体を噴射して記録を行うサーマルタイプの液体噴射記録装置およびその製造方法に関するものである。

【0002】

【従来の技術】図11は、サーマルタイプの液体噴射記録装置における液体噴射過程の一例の説明図である。図

4は個別電極、5は共通電極、6は発熱抵抗体、7は樹脂層、8はヒータービット、9はノズル、10は液体、11は気泡、12は液滴である。流路基板1には、液体流路2となる多数の溝が形成される。またヒーター基板3には、発熱抵抗体6と、その発熱抵抗体6に電気エネルギーを供給するための個別電極4および共通電極5が形成され、その上に樹脂層7が形成される。樹脂層7は、少なくとも発熱抵抗体6の上部が除去され、ヒータービット8が形成される。そして流路基板1とヒーター基板3が位置合わせ後、接合されて液体噴射記録装置が形成されている。この接合によって液体流路2が形成され、その端部がノズル9となる。また、液体流路2には図示しない液体供給手段から液体10が供給される。

【0003】図11(A)に示すように、液体流路2に液体10が供給されている状態において、外部から与えられる画像信号に基づき、駆動すべき発熱抵抗体6に対して個別電極4および共通電極5により電気エネルギーを供給する。発熱抵抗体6は、与えられた電気エネルギーを熱エネルギーに変換し、液体流路2中の液体10を加温する。液体流路2内では、液体10が急激に沸騰し、図11(B)に示すよう気泡11が発生する。発生した気泡11は液体流路2内で急速に成長する。このときの気泡11の成長時の圧力によって、液体流路2内の液体10は両側に押しやられ、図11(C)に示すように一方はノズル9から押し出される。

【0004】発熱抵抗体6による液体10の加熱終了後、図11(D)に示すように気泡11は縮小し、液体流路2内の液体は発熱抵抗体6へと引かれる方向に力を受ける。しかし、ノズル9から押し出された液体10は慣性力によってそのまま移動を続ける。そして一部が液体流路2内の液体10からちぎれ、図11(E)に示すように液滴12として飛翔する。飛翔した液滴12は、紙などの図示しない被記録媒体に付着し、被記録媒体上に記録画素を形成する。

【0005】図12は、従来のサーマルタイプの液体噴射記録装置においてヒーター基板上に形成される発熱抵抗体を含む電気回路の概略を示す平面図である。図中、21は駆動素子、22は接地電極である。発熱抵抗体6は、ヒーター基板3上に多数配列されている。各発熱抵抗体6には、これらに対して個別に駆動エネルギーを伝達するための個別電極4と、通常、電源電極配線として機能する共通電極5が接続されている。

【0006】個別電極4は、それぞれの発熱抵抗体6を駆動制御するための駆動素子21に接続されている。また駆動素子21の端部にも共通の配線が接続され、通常、接地電極22として機能する。また、駆動素子21には図示しない信号線が接続されており、この信号線を介して画像情報に応じた駆動素子21のON/OFF信号が送られる。信号線を介してON信号が駆動素子21

(3)

特開2000-108355

3

ON状態になった駆動素子21に接続されている発熱抵抗体6に電流が流れ、発熱抵抗体6が発熱することになる。

【0007】発熱抵抗体6の材料としてどのような材料を用いるかは、各種検討されている。その中で多結晶Siは、通常のMOSLSIプロセスのゲート電極材料として用いられるため、LSIロジック回路を搭載した液体噴射ヘッドにおいては、駆動素子21などのLSIのゲート電極と発熱抵抗体6の材料の共通化が可能である。そのため、製造工程を簡略化でき、ひいては低コストでヘッドを作製できるという利点があり、検討されてきた。例えば特公平7-64072号公報などにも記載されている。また、多結晶Siの抵抗値はn型あるいはp型の不純物イオン（ドナーもしくはアクセプタ）の注入量で規定されるため、抵抗値の調整が容易でしかも制御性が高いという特長もある。

【0008】図13、図14は、発熱抵抗体の材料として多結晶Siを用いた場合の従来の液体噴射記録装置の製造工程の一例を示す断面図、図15ないし図17は、同じく平面図、図18は、従来の液体噴射記録装置の一例を示す断面図である。図中、31は発熱抵抗体部、32は高抵抗多結晶Si、33は低抵抗多結晶Si、34はゲート電極、35はソース/ドレイン拡散層、36は層間絶縁膜、37はコンタクトホール、38は金属配線層、39はボンディングパッド、40は耐液体層、41は表面保護膜、42は樹脂層、43はフィールド酸化膜、44はロジック回路領域、45は液体供給口である。

【0009】ヒーター基板3となるSi基板上にフィールド酸化膜43を形成し、発熱抵抗体部31の蓄熱層を形成するとともに、駆動素子21の領域、ロジック回路領域44などを分離する。その後、図示しないゲート酸化膜を成膜し、その上に多結晶Siを成膜する。多結晶Siには、高抵抗多結晶Si32の部分を除き、不純物をドーピングして低抵抗化する。そしてパターンニングし、高抵抗多結晶Si32および低抵抗多結晶Si33からなる発熱抵抗体部31と、駆動素子21およびロジック回路領域44のゲート電極34が形成される。駆動素子21およびロジック回路領域44には、さらに、ソース/ドレイン拡散層35を形成する。このような工程を経た後、層間絶縁膜36が形成され、図13（A）および図15の状態となる。なお、駆動素子21のゲート電極34は、多結晶Siによってロジック回路領域44のLSIと接続している。

【0010】図13（B）に示す工程において、層間絶縁膜36にコンタクトホール37を開孔する。このコンタクトホール37は、図16に示すように発熱抵抗体部31の両端に設けられた低抵抗多結晶Si33の部分や、駆動素子21のソースおよびドレインなどに設けら

4

【0011】図13（C）に示す工程において、各素子間を接続するための金属配線層38を形成する。これにより、図17に示すように、発熱抵抗体部31の一端と駆動素子21が個別電極4により接続されるとともに、発熱抵抗体部31の他端には共通電極5が形成される。共通電極5は、チップの外周部分を利用して後部に引き回される。また、駆動素子21の他端も共通化され、ロジック回路部44を避けて後部に引き回される。これらの配線の端部は、ボンディングパッド39となる。もちろん、ロジック回路部44内の配線も形成されるとともに、ロジック回路部44への電力および信号線も後部に引き出され、ボンディングパッド39が形成される。

【0012】図13（D）に示す工程において、発熱抵抗体部31上のヒータービット8となる部分の層間絶縁膜36をウェットエッチング法にて除去する。そして図14（A）に示す工程において、液体から発熱抵抗体部31を保護する耐液体層40（例えばSi窒化膜とTaの2層膜）を形成する。さらに図14（B）に示す工程において、デバイスの表面を保護するため、例えば化学的気相成長（CVD）法で形成した珪酸ガラスなどにより表面保護膜41を形成する。最後に図14（C）に示す工程において、液体からデバイスを保護するためのポリイミドなどによる樹脂層42を形成し、ヒーター基板3が作製される。

【0013】これとは別に、発熱抵抗体部31に対応して液体流路2となる多数の溝が形成されるとともに、液体供給口45となる貫通孔などが流路基板1に形成される。そして、上述のようにして作製されたヒーター基板3と位置合わせし、接合することによって、図18に示すような液体噴射記録装置となる。

【0014】このような液体噴射記録装置では、ヒーター基板3上に、多結晶Siからなる発熱抵抗体部31と、その発熱抵抗体部31に電流を供給する駆動素子21と、画像情報の信号処理を行うロジック回路部44をLSIプロセスを用いて形成している。そのため、発熱抵抗体部31を形成する工程を別に設ける必要がなく、工程が簡素化されて製造コストを低減することができる。

【0015】上述の構成では、発熱抵抗体部31は高抵抗多結晶Si32と低抵抗多結晶Si33とからなる。高抵抗多結晶Si32の領域は主に発熱領域を規定する。一方、層間絶縁膜36、表面保護膜41や樹脂層42の下に位置する多結晶Siは、たとえ抵抗が高く十分な発熱量があっても、液体に伝わる熱エネルギーは小さくなる。そのため、余分なエネルギーロスを小さくするという点から、層間絶縁膜36、表面保護膜41や樹脂層42の下に位置する多結晶Siには、あらかじめ高濃度の不純物イオンを注入し、抵抗を十分に下げている。

【0016】このような従来の液体噴射記録装置におい

5

行っている。そのため、図17にも示したように、共通電極などの電源配線と他の配線を同じ層で形成するために、電源配線のために十分な配線面積を取ることができない。特に発熱抵抗体部31よりもノズル側の長さ、液体の噴射効率の面からなるべく短くしたい。そのため、共通電極らの配線幅は制限されてしまう。

【0117】このように、共通電極5などの電源配線の幅が狭くなると、この配線抵抗が顕在化するという問題がある。この共通電極5の配線抵抗による電圧降下によって、各発熱抵抗体部31の位置によって供給される電圧が異なり、熱エネルギーの発生量がそれぞれ異なってしまう。このように熱エネルギーの発生量が異なると、各ノズル9から噴射される液滴の体積等にバラツキが生じ、一様な画質の画像を記録できないという問題があった。

【0018】このような問題に対し、各発熱抵抗体間で発生する熱エネルギーのバラツキを小さくする方法として、以下に示す提案がなされている。まず、特開昭59-184665号公報では、配線抵抗を発熱抵抗体の0.5～2.0倍にすることで、配線抵抗にバラツキがある場合でも発生する熱エネルギーのバラツキを小さくする提案がなされている。特開昭60-204370号公報では、配線長の短い電極は迂回させたり配線幅を狭くし、配線抵抗を全ての電極に関して揃える提案がなされている。また、特開平1-99854号公報では、配線抵抗を発熱体抵抗値の1/3以下にする提案がなされている。

【0019】しかし、発熱抵抗体の配列位置による配線抵抗のバラツキは、これらの従来案を用いても大幅に改善することは困難であった。また、上述の特開昭64-99854号公報に記載されている提案では、発熱抵抗体を高密度化した場合に高極の配線抵抗値が高くなり、エネルギー効率が悪化する等の問題点があった。

【0020】また、液滴をノズルから噴射する際の発熱抵抗体の温度は300℃近傍まで上昇する。そのため、液滴を繰り返して噴射するのに伴い、金属製の耐液体層が液体と化学的相互作用により変質を起こす。これによって発熱抵抗体の熱効率が長期的にわたって経時的に変化し、噴射した液滴の総数が増加するにつれて液滴の体積が次第に変化する。

【0021】上述のように配線抵抗に起因して各発熱抵抗体による熱エネルギーの発生量が異なると、発熱抵抗体の変質の度合いは、当然、各発熱抵抗体により異なるので、経時的な液滴の体積変化の割合は複数のノズル相互に関して異なったものとなる。このため、従来の液体噴射記録装置では、液滴の噴射総数が増加するにつれ、複数のノズル相互の液滴の体積の差が顕著となり、記録画像の画質は装置の稼働時間の増加に伴い徐々に悪化してしまう。

[1990] 民(上)字第 1000 号

5

8536号公報に記載されているように、発熱抵抗体のノズル側で共通に接続していた共通電極5を、各発熱抵抗体ごとに後部へ折り返し、また、電源配線と接地電極配線を2層目の金属配線で形成することにより配線幅を広くして抵抗を下げ、電圧降下による不具合を非常に小さくする技術が提案されている。この方式では、上述のような経時変化による不具合もなく、有効な方式である。しかし、この文献に記載されている液体噴射記録装置は、構造的に上述の各構成とは異なり、発熱抵抗体と各LSIは配線層を挟んで上下に存在している。そのため、例えば図13～図18に示したように各LSIのゲート電極と発熱抵抗体を同時に形成することは不可能であり、例えば多結晶LSIの着脱およびバターニングを2回行わなければならない、製造工程が複雑化してコストを押し上げるという問題があった。

【0023】

【発明が解決しようとする課題】本発明は、上述した事情に鑑みてなされたもので、LSIのゲート電極材料と発熱抵抗体とを多結晶Siで同時に形成できるとともに、LSIデバイス特性を損なうことなく電源配線における電圧降下を抑制し、各発熱抵抗体において均一な液滴を飛翔させ、記録画像の画質の向上を図った液体噴射記録装置を提供することを目的とするものである。

【0024】

【課題を解決するための手段】本発明は、液体噴射記録装置において、発熱抵抗体を駆動素子（特にゲート電極）とともに形成して製造工程を簡素化するとともに、その上に第１の層間絶縁層、第１の金属配線層、第２の層間絶縁層、第２の金属配線層をこの順で積層する。このとき、発熱抵抗体の一方の端に、第１の層間絶縁層に開口されたスルーホールを介して第１の金属配線層と接続し、その第１の金属配線層は隣接する発熱抵抗体の間を通して折り返し、第２の層間絶縁層に開口したスルーホールを介して第２の金属配線層で形成された電源配線に接続する。また、発熱抵抗体の他端は第１の層間絶縁層に開口したスルーホールを介して第１の金属配線層と接続し、第１の金属配線層により前記駆動素子の一端に接続する。さらに駆動素子の他端は、第１の層間絶縁層に開口したスルーホールを介して第１の金属配線層に接続し、さらに第２の層間絶縁層に開口したスルーホールを介して、第２の金属配線層で形成された接地電極配線に接続する。これによって、第２の金属配線層として形成する電源配線の配線抵抗を無視できる程度に低下させることができるとともに、この電源配線から各発熱抵抗体への配線距離を等しくして、各発熱抵抗体における発熱量を一定にすることができる。そのため、噴射される液滴の体積がそろい、高画質化を図ることができる。

【0025】また本発明は、液体噴射記録装置の製造方法において、上述のようにして、発熱抵抗体および駆動電圧形成部、その上に第1の層間絶縁層、第1の合金

(5)

特開2000-108355

7

配線層、第2の層間絶縁層、第2の金属配線層を形成し、その後、ホトリソグラフィ法とドライエッチング法を用いて発熱抵抗体の上を開口することによりヒータ部を形成する。これによって、複数の層を1度に、しかも高精度に加工してヒーターピットを形成することができ、その後、耐液体層、第2の金属配線層の保護膜、樹脂膜を順次形成すればよい。

【0026】

【発明の実施の形態】図1は、本発明の液体噴射記録装置の実施の一形態を示す断面図、図2ないし図5は、同じく製造工程の一例を示す工程図、図6ないし図10は、同じく製造工程の一例における平面レイアウト図である。図中、図1ないし図18と同様の部分には同じ符号を付してある。51はゲート酸化膜、52は多結晶Si薄膜、53、54は導電性多結晶Si膜、55は第1の層間絶縁膜、56は第1の金属配線層、57は折り返し配線、58は個別電極、59は金属配線、60は第2の層間絶縁膜、61はVIA開口、62は第2の金属配線層、63は電源配線、64は接地電極配線である。

【0027】まず図2(A)に示すヒーター基板8となるSi基板の表面に、図2(B)に示すように通常のLOCOS(Local Oxidation of Si)法を用いてフィールド酸化膜43を形成し、トランジスタ領域を規定する。ここでは、後にロジック回路領域44および駆動素子21の領域等に相当する領域をフィールド酸化膜43によってそれぞれ分離している。フィールド酸化膜43は、例えば1000℃の水素熱酸化で約1.5μm成長させて形成することができる。このフィールド酸化膜43は、素子分離用としてだけでなく、後に発熱抵抗体である多結晶Siの下層の蓄熱層としても機能させるので、できるだけ厚いことが望ましい。

【0028】続いて図2(C)に示す工程において、トランジスタのゲート酸化膜51を形成する。このゲート酸化膜51は、例えば、1000℃の水素熱酸化で約1μm成長させて形成することができる。

【0029】続いて図2(D)に示す工程において、MOSトランジスタのゲート電極34と発熱抵抗体部31の材料となる多結晶Si薄膜52を着膜する。多結晶Si薄膜52は、例えばCVD(化学的気相成長)法で約0.4μm着膜させることができる。次に図2(E)に示す工程において、多結晶Si薄膜52にn型不純物であるリンをイオン注入法にて全面に導入する。この段階で多結晶Si薄膜52は、導電性多結晶Si膜53になる。この導電性多結晶Si膜53は、後に高抵抗多結晶Si32となるものである。さらに図3(A)に示す工程において、高抵抗多結晶Si32となる領域をホトリソグラフィ法で形成したレジストで覆い、n型不純物であるリンをイオン注入し、高抵抗多結晶Si32となる領域を除く領域を、さらに抵抗の低い導電性多結晶Si膜54に形成する。この抵抗の低い導電性多結晶Si膜54は、

8

4は、発熱抵抗体部31の低抵抗多結晶Si33あるいはMOSトランジスタのゲート電極34となるものである。続いて図3(B)に示す工程において、ホトリソグラフィ法とフッ素系のガスを用いたドライエッチング法を用いて、発熱抵抗体部31と、MOSトランジスタのゲート電極34をパターニング(加工)する。発熱抵抗体部31は、高抵抗多結晶Si32および低抵抗多結晶Si33によって構成される。

【0030】その後、図3(C)に示す工程において、MOSトランジスタのソース/ドレイン拡散層35を、批素のイオン注入法とその後の熱処理にて形成する。続いて図3(D)に示す工程において、第1の層間絶縁膜55を形成する。ここでは、第1の層間絶縁膜55として、CVD法で約600nm着膜したBPSG(Borophosphosilicate glass)膜に平坦化のための熱処理を施したものをを用いる。この段階での平面レイアウトを図6に示す。各構成要素である発熱抵抗体31、駆動素子21、ロジック回路領域44が個別に形成されている。また、駆動素子21のゲート電極34は、導電性多結晶Si膜54によってロジック回路領域44に接続されている。

【0031】続いて図3(E)に示す工程において、ホトリソグラフィ法とフッ素系のガスを用いたドライエッチング法にて各素子の電気的接続口となるコンタクトホール37を開く。この段階での平面レイアウトを図7に示す。なお、駆動素子21のゲート電極34から延びる導電性多結晶Si膜54についても、ロジック回路領域44内でロジック回路と接続するためのコンタクトホールが形成される。

【0032】続いて図4(A)に示す工程において、第1の金属配線層56を形成する。ここでは第1の金属配線層56として、スパッタ法で約1μm着膜したAl-1%Si膜を用い、パターニングはホトリソグラフィ法と塩素系ガスを用いたドライエッチング法で実施した。ドライエッチング法を用いることによって微細な配線を形成することができ、ウェットエッチング法に比べ、高精細化が可能である。また図4(A)以降では、このパターニング後の第1の金属配線層56を、機能ごとに、折り返し配線57、個別電極58、金属配線59として示している。この段階での平面レイアウトは、図8に示すようになる。折り返し配線57は、図8に示すように発熱抵抗体部31のノズル側の低抵抗多結晶Si33から、隣接する発熱抵抗体部31の間を折り返して配線されている。また、個別電極58は、発熱抵抗体部31の他側の低抵抗多結晶Si33と駆動素子21の一端を接続する。金属配線59は、駆動素子21の他端を電気的に接続している。

【0033】続いて図4(B)に示す工程において、第1の金属配線層56と後述する第2の金属配線層62の間を電気的に接続するための第1の層間絶縁膜55を形成する。

成する。ここでは第2の層間絶縁膜60として、シラン系のガスを用いたプラズマCVD法で形成した約700 nmのSi₃N₄膜を用いる。

【0034】続いて図4(C)に示す工程において、第1の金属配線層56と第2の金属配線層62の接続口となるいわゆるVIA開口61をホトリソグラフィー法とフッ素系ガスを用いたドライエッチング法にて開口する。この段階での平面レイアウトを図9に示している。折り返し配線層57の端部と、駆動素子21の他端と接続されている金属配線59の上に開口されている。

【0035】次に図4(D)に示す工程において、第2の金属配線層62を形成する。ここでは第2の金属配線層62として、スパッタ法で約1 μm厚膜したAl-1%Si膜を用い、パターニングはホトリソグラフィー法と塩素系ガスを用いたドライエッチング法で実施した。また、図4(D)以降では、この第2の金属配線層62を、機能ごとに電源配線63、接地電極配線64として示している。この段階での平面レイアウトを図10に示している。折り返し配線57および駆動素子21の金属配線59は、VIA開口61を介してそれぞれ第2の金属配線層62で形成される電源配線63および接地電極配線64に接続されている。図10に示すように、電源配線63および接地電極配線64を幅広く形成できるため、これらの配線を十分に低抵抗化することができる。そのため、実用的な駆動条件において電源配線63および接地電極配線64における電圧降下はほとんど無視できるレベルまで抑制することができる。なお、第2の金属配線層62は、ボンディングパッド39の部分にも形成され、この部分の強度を増している。

【0036】続いて図5(A)に示す工程において、発熱抵抗体部31の上部の絶縁膜、すなわち第1の層間絶縁膜55と第2の層間絶縁膜60の2層の膜をホトリソグラフィー法とフッ素系ガスを用いたドライエッチング法にて除去してヒータービット8を形成する。ここでは異種の2層構造の膜、すなわち第1の層間絶縁膜55と第2の層間絶縁膜60を除去するため、従来、ヒータービットの加工に用いていたウェットエッチング法ではいわゆるアンダーカットが発生するため、両者のエッチングレートを高精度で合わせない限り、形状の制御が難しい。その点、ドライエッチング法による加工では膜厚によらずほぼ垂直に加工できるため、2層構造の膜でも形状制御性よく加工できるという利点がある。

【0037】続いて図5(B)に示す工程において、耐液体層40を形成する。耐液体層40としては、Si₃N₄窒化膜とTa膜を用いることができる。Si₃N₄窒化膜は、アンモニア系ガスを用いたプラズマCVD法で着膜することができる。これら2層膜をホトリソグラフィー法とフッ素系ガスを用いたプラズマエッチング法でパターニング

ように形成される。

【0038】続いて図5(C)に示す工程において、第2の金属配線層62等が形成されたデバイス表面を保護する表面保護膜41を形成する。表面保護膜41としては、CVD法で形成した珪酸ガラス(PSG)膜を用いることができ、パターニングはホトリソグラフィー法とフッ酸溶液を用いたウェットエッチング法により行うことができる。最後に図5(D)に示す工程において、液体からデバイスを保護するための樹脂層42を形成する。ここでは樹脂層42として感光性ポリイミドを用い、露光現像によりヒータービット8の部分を開口した。このようにして、ヒーター基板3の作製を完了する。

【0039】一方、流路基板1については従来と同様であり、例えばSi基板に、発熱抵抗体部31に対応した液体流路となる溝と、液体リザーバおよび液体供給口45となる貫通孔を形成する。そして、上述のようにして作製されたヒーター基板3と位置合わせ後、接合する。これによって、図1に示すような液体噴射記録装置が作製される。

【0040】このようにして作製された液体噴射記録装置では、上述のように電源配線63および接地電極配線64における電圧降下をほとんど無視できる程度にすることができるので、各発熱抵抗体部31に均等に電気エネルギーを供給することができ、ほぼそろった液量の液滴を噴射し、記録を行うことができる。そのため、高画質の画像を得ることができる。

【0041】

【発明の効果】以上の説明から明らかなように、本発明によれば、LSIのゲート電極材料として用いている多結晶Siを発熱抵抗体として用い、LSIのゲート電極とともに発熱抵抗体を形成することができるので、製造工程を簡素化し、低コスト化を実現することができる。また、このような構成においても、LSIデバイス特性を損なうことなく、2層目の金属配線で構成される電源配線と接地電極配線を幅広のパターンとして形成することが可能となり、電源配線等における電圧降下を抑制し、各発熱抵抗体の発熱によって噴射される液滴量を均一にして高画質化を図ることができる。さらに、折り返し電極配線とヒータービットをドライエッチングなどのRIE法で加工しているため、その形状を正確に形成することができ、微細化が可能であるという効果がある。

【図面の簡単な説明】

【図1】 本発明の液体噴射記録装置の実施の一形態を示す断面図である。

【図2】 本発明の液体噴射記録装置の実施の一形態における製造工程の一例を示す工程図である。

【図3】 本発明の液体噴射記録装置の実施の一形態における製造工程の一例を示す工程図(続き)である。

【図4】 本発明の液体噴射記録装置の基板の一形態に

11

おける製造工程の一例を示す工程図（続き）である。

【図5】 本発明の液体噴射記録装置の実施の一形態における製造工程の一例を示す工程図（続き）である。

【図6】 本発明の液体噴射記録装置の実施の一形態の製造工程の一例における多結晶Siの形成後の平面レイアウト図である。

【図7】 本発明の液体噴射記録装置の実施の一形態の製造工程の一例におけるコンタクトホールを形成後の平面レイアウト図である。

【図8】 本発明の液体噴射記録装置の実施の一形態の製造工程の一例における第1の金属配線層を形成後の平面レイアウト図である。

【図9】 本発明の液体噴射記録装置の実施の一形態の製造工程の一例におけるVIA開口形成後の平面レイアウト図である。

【図10】 本発明の液体噴射記録装置の実施の一形態の製造工程の一例における第2の金属配線層を形成後の平面レイアウト図である。

【図11】 サーマルタイプの液体噴射記録装置における液体噴射過程の一例の説明図である。

【図12】 従来のサーマルタイプの液体噴射記録装置においてヒーター基板上に形成される発熱抵抗体を含む電気回路の概略を示す平面図である。

【図13】 発熱抵抗体の材料として多結晶Siを用いた場合の従来の液体噴射記録装置の製造工程の一例を示す断面図である。

【図14】 発熱抵抗体の材料として多結晶Siを用いた場合の従来の液体噴射記録装置の製造工程の一例を示す断面図（続き）である。

(7)

特開2000-108355

12

*【図15】 発熱抵抗体の材料として多結晶Siを用いた場合の従来の液体噴射記録装置の製造工程の一例を示す多結晶Si形成後の平面図である。

【図16】 発熱抵抗体の材料として多結晶Siを用いた場合の従来の液体噴射記録装置の製造工程の一例を示すコンタクトホール形成後の平面図である。

【図17】 発熱抵抗体の材料として多結晶Siを用いた場合の従来の液体噴射記録装置の製造工程の一例を示す金属配線層を形成後の平面図である。

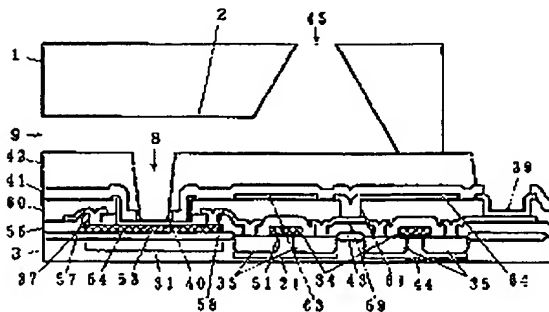
10 【図18】 従来の液体噴射記録装置の一例を示す断面図である。

【符号の説明】

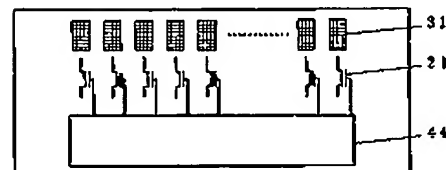
1…流路基板、2…液体流路、3…ヒーター基板、4…個別電極、5…共通電極、6…発熱抵抗体、7…樹脂層、8…ヒータービット、9…ノズル、10…液体、11…気泡、12…液滴、21…駆動素子、22…接地電極、31…発熱抵抗体部、32…高抵抗多結晶Si、33…低抵抗多結晶Si、34…ゲート電極、35…ソース/ドレイン拡散層、36…層間絶縁膜、37…コンタクトホール、38…金属配線層、39…ボンディングパッド、40…耐液体層、41…表面保護膜、42…樹脂層、43…フィールド酸化膜、44…ロジック回路領域、45…液体供給口、51…ゲート酸化膜、52…多結晶Si薄膜、53、54…導電性多結晶Si膜、55…第1の層間絶縁膜、56…第1の金属配線層、57…折り返し配線、58…個別電極、59…金属配線、60…第2の層間絶縁膜、61…VIA開口、62…第2の金属配線層、63…電源配線、64…接地電極配線。

*

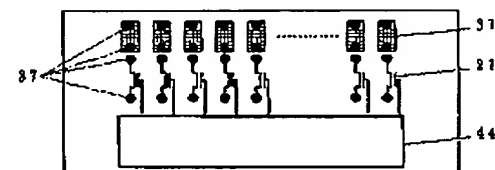
【図1】



【図6】



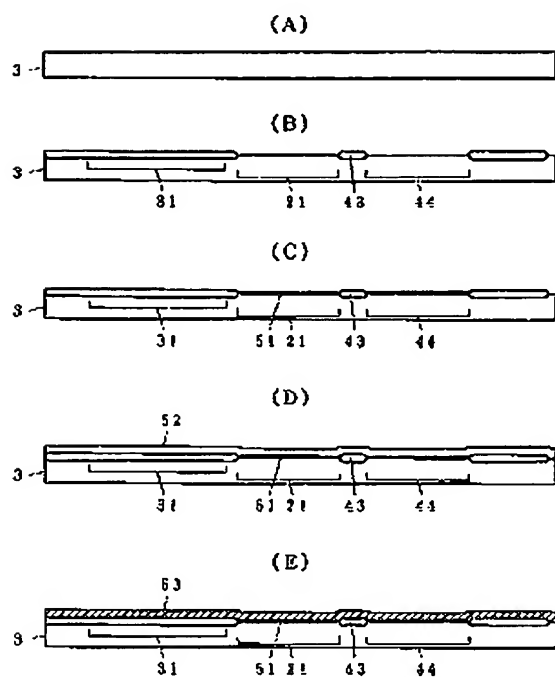
【図7】



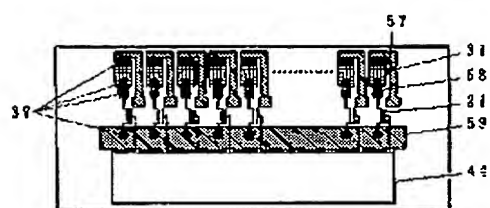
(8)

特開2000-108355

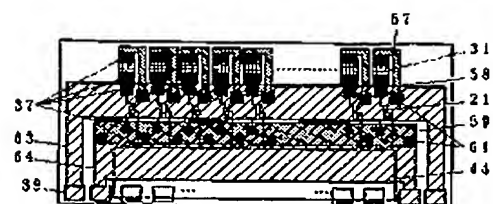
【图2】



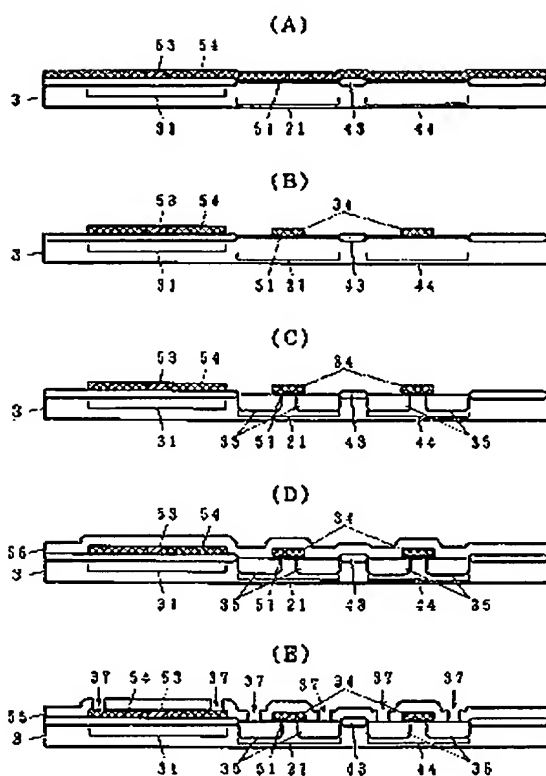
【图8】



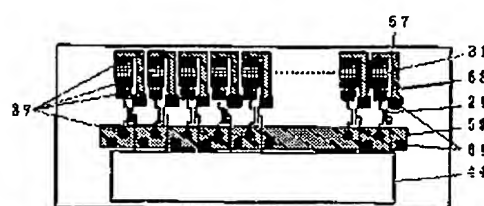
【图 10】



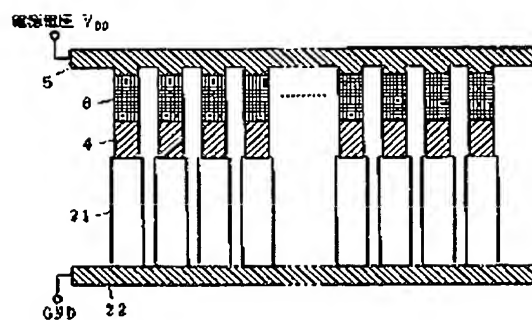
【图3】



【图9】



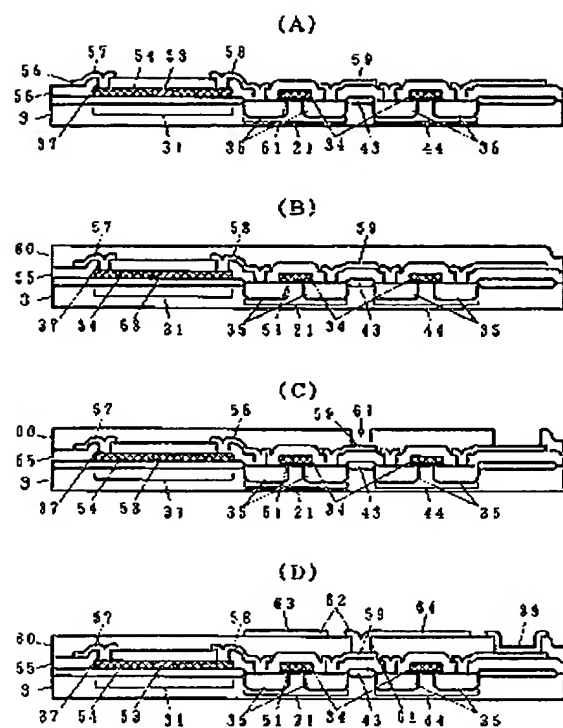
【圖 12】



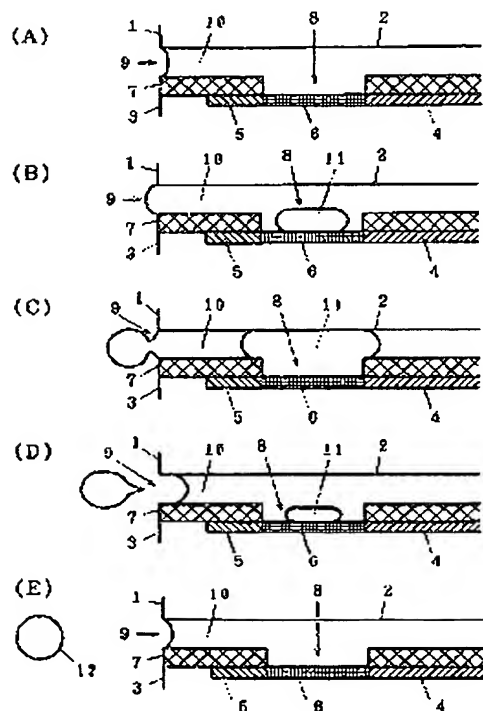
(9)

特開2000-108355

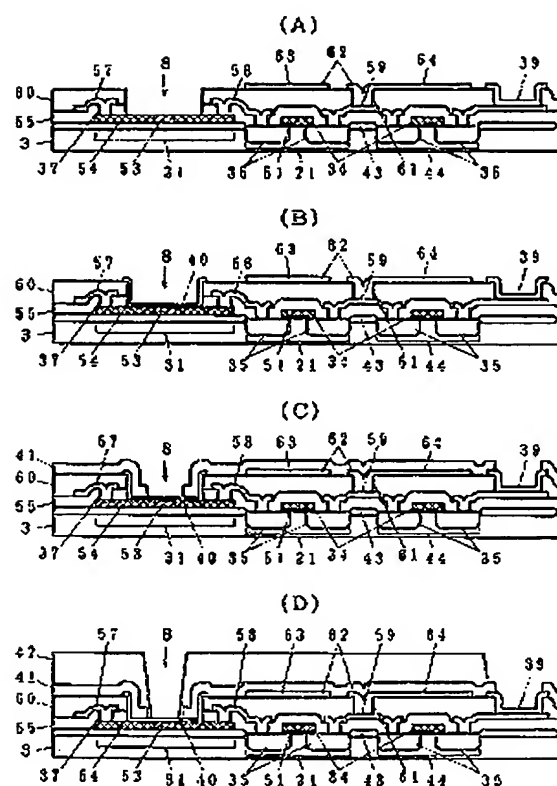
【図4】



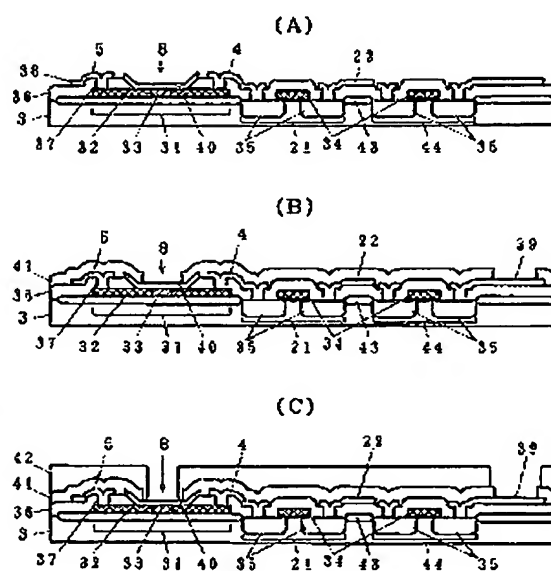
【図11】



【図5】



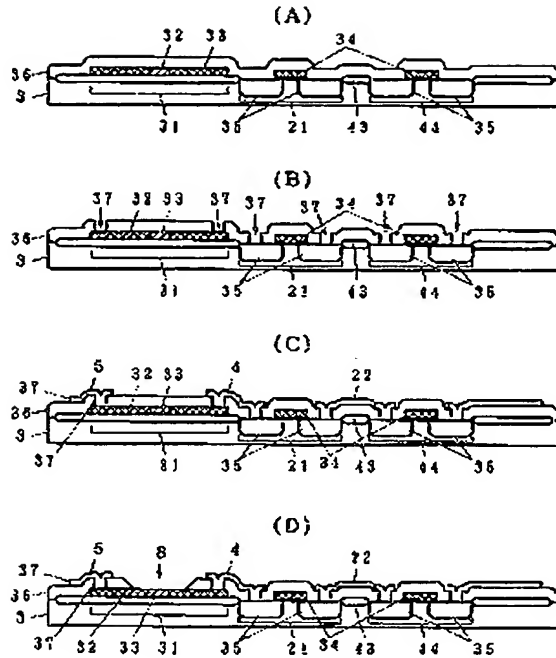
【図14】



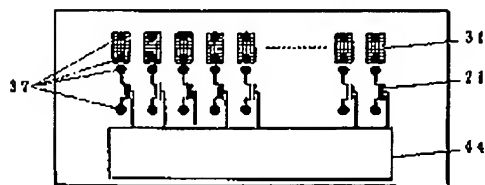
(10)

特開2000-108355

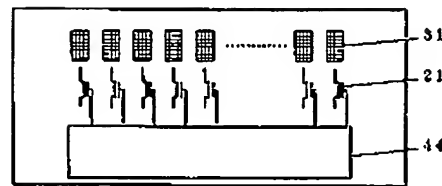
【図13】



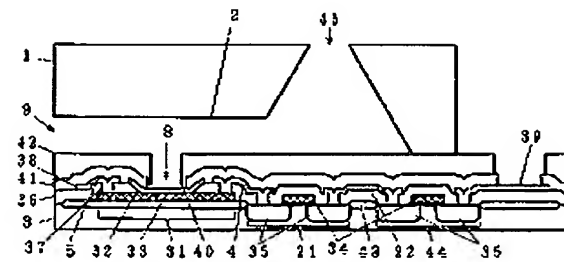
【図16】



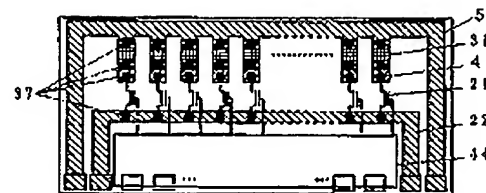
【図15】



【図18】



【図17】



フロントページの続き

(72)発明者 竹内 幸行
 神奈川県海老名市本郷2274番地 富士ゼロ
 ックス株式会社内

Fターム(参考) 2C057 AFS4 AG46 AG83 AG91 AK07
 AP11 AP51 AQ02 BA05 BA13

**This Page is Inserted by IFW Indexing and Scanning
Operations and is not part of the Official Record**

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images include but are not limited to the items checked:

- ☐ BLACK BORDERS
- ☐ IMAGE CUT OFF AT TOP, BOTTOM OR SIDES
- ☒ FADED TEXT OR DRAWING
- ☒ BLURRED OR ILLEGIBLE TEXT OR DRAWING
- ☐ SKEWED/SLANTED IMAGES
- ☐ COLOR OR BLACK AND WHITE PHOTOGRAPHS
- ☒ GRAY SCALE DOCUMENTS
- ☒ LINES OR MARKS ON ORIGINAL DOCUMENT
- ☐ REFERENCE(S) OR EXHIBIT(S) SUBMITTED ARE POOR QUALITY
- ☐ OTHER: _____

IMAGES ARE BEST AVAILABLE COPY.

As rescanning these documents will not correct the image problems checked, please do not report these problems to the IFW Image Problem Mailbox.